

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-261375

(43)Date of publication of application : 13.09.2002

(51)Int.Cl.

H01S 5/022

G02B 6/42

H01L 31/02

(21)Application number : 2001-055717

(71)Applicant : KYOCERA CORP

(22)Date of filing : 28.02.2001

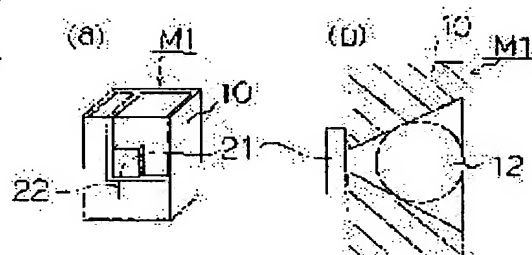
(72)Inventor : SAKUJIMA SHIROU

(54) OPTICAL SEMICONDUCTOR ELEMENT CARRIER AND ITS MOUNTING STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a small optical semiconductor element carrier especially suitable for mounting a surface emission or surface reception type optical semiconductor element with high accuracy while exhibiting excellent mass productivity and high frequency characteristics, and its mounting structure.

SOLUTION: In the optical semiconductor element carrier M1 where the optical semiconductor element 21 is mounted on a base 10 of single crystal silicon, the base 10 is provided with a through hole 11 made by anisotropic etching penetrating the mounting face A1 and the back A2 of the optical semiconductor element 21, and a lens 12 disposed in the through hole 11.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-261375

(P2002-261375A)

(43) 公開日 平成14年9月13日 (2002.9.13)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 1 S 5/022		H 0 1 S 5/022	2 H 0 3 7
G 0 2 B 6/42		G 0 2 B 6/42	5 F 0 7 3
H 0 1 L 31/02		H 0 1 L 31/02	B 5 F 0 8 8

審査請求 未請求 請求項の数 8 O L (全 7 頁)

(21) 出願番号 特願2001-55717(P2001-55717)

(22) 出願日 平成13年2月28日 (2001.2.28)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72) 発明者 作島 史朗

京都府相楽郡精華町光台3丁目5番地3号

京セラ株式会社中央研究所内

Fターム(参考) 2H037 AA01 BA03 BA12 DA03 DA05
DA12

5F073 AB17 AB27 AB28 AB30 BA01

EA29 FA08 FA13 FA16 FA23

FA27

5F088 BA02 BA15 BA16 BA18 BB01

CB14 JA03 JA10 JA12 JA14

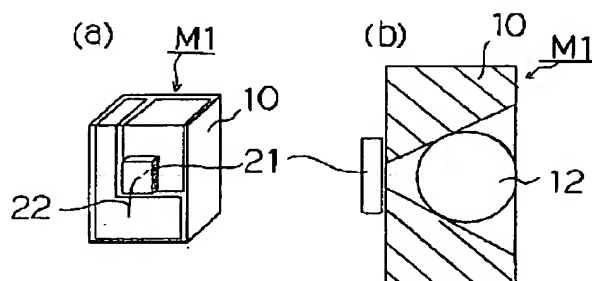
JA20

(54) 【発明の名称】 光半導体素子キャリア及びその実装構造

(57) 【要約】

【課題】 特に面発光型及び面受光型の光半導体素子の実装に適し、しかも量産性及び小型で高周波特性に優れた、高精度実装が可能な光半導体素子キャリア及びその実装構造を提供することを目的とする。

【解決手段】 単結晶シリコンから成る基台10上に光半導体素子21を配設する光半導体素子キャリアM1であって、前記基台10は、光半導体素子21の配設面A1及びその背面A2を貫通する異方性エッチングで形成した貫通孔11と、該貫通孔11内に配設されるレンズ12とを備えていることを特徴とする。



【特許請求の範囲】

【請求項1】 単結晶シリコンから成る基台上に光半導体素子を配設する光半導体素子キャリアであって、前記基台は、光半導体素子の配設面及びその背面を貫通する異方性エッチングで形成した貫通孔と、該貫通孔内に配設されるレンズとを備えていることを特徴とする光半導体素子キャリア。

【請求項2】 前記貫通孔の内壁面が{111}面であることを特徴とする請求項1に記載の光半導体素子キャリア。

【請求項3】 前記貫通孔における前記光半導体素子の配設面側の開口面積が、その背面側の開口面積より小さいことを特徴とする請求項1に記載の光半導体素子キャリア。

【請求項4】 前記光半導体素子の配設面及びその背面が共に{100}面であることを特徴とする請求項1に記載の光半導体素子キャリア。

【請求項5】 前記光半導体素子の配設面が{100}面で、且つその背面が{110}面で形成されていることを特徴とする請求項1に記載の光半導体素子キャリア。

【請求項6】 前記背面側の貫通孔内に光学素子が配設されていることを特徴とする請求項5に記載の光半導体素子キャリア。

【請求項7】 前記光素子キャリアの配設面は{111}面から成る傾斜面を含むとともに、該傾斜面に前記光半導体素子に接続される配線が形成されていることを特徴とする請求項1乃至6に記載の光半導体素子キャリア。

【請求項8】 段差傾斜面を有する基板上に、請求項6に記載の光半導体素子キャリアを配設するようにした光半導体素子キャリアの実装構造であって、前記基板の段差傾斜面に形成された配線と、前記光半導体素子キャリアの配設面に形成された配線とを接続させたことを特徴とする光半導体素子キャリアの実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば光ファイバ通信システムや構内光通信システム（光LAN）に用いられる光半導体素子キャリア及びその実装構造に関し、特に光半導体素子として面発光半導体素子または面受光半導体素子を用いたものに関する。

【0002】

【従来技術とその課題】近年、CATVや公衆通信の分野において、光ファイバ通信の実用化がはじまっている。従来、高速・高信頼性の光半導体モジュールが同軸型あるいはバタフライ型と呼ばれるモジュール構造で実現されており、これらは主に幹線系と呼ばれる領域です

でに実用化されている。

【0003】これに対し、最近ではSi（シリコン）単

結晶から成るサブ基板（Siプラットフォームと呼ばれる）上に光半導体素子を実装し、光学素子との位置決めを機械精度のみで行う（バッシングアライメント）技術を用いた光モジュールが盛んに開発されており、小型・低背化、低コスト化が実現されている。

【0004】以下に、従来の光半導体素子のシリコンのサブ基板を用いた実装構造について説明する。

【0005】図10に面受光の受光素子を用いた光送信モジュールを示す。ここでは光半導体素子搭載用のセラミックキャリア101に光半導体素子102を実装し、それをサブ基板103上の段差104を形成した部分に立設し、サブ基板上に形成されたシリコンのV溝105に実装された光ファイバ106との光軸を合わせることで、光ファイバから伝播されてきた光を受光素子102に結合する構成となっている。

【0006】ここで用いる受光素子102は、その用途にもよるがこの例では約500μm角、厚さ200μm、受光径200μmφの素子を用いている。またキャリアの材質として、一般的にはアルミナ等のセラミックスを用い、その電極パターンは印刷等により形成される。

【0007】図11に端面発光型の発光素子111と面受光型の受光素子112を用いた光送信モジュールを示す。ここでは単結晶シリコンのサブ基板113上に表面実装された発光素子111から出射された光が、同じくサブ基板113上に異方性エッチングで形成されたV溝114に実装されたレンズ115を介して図示されていない光導波体に伝播される。一方、発光素子111の後方から出た光116は、発光素子111の後方に設置されたモニター用の受光素子112により、その下方に形成されているV溝で反射されることでモニタリングされる。

【0008】

【発明が解決しようとする課題】しかしながら、図10に示すような受光素子の実装構造では、キャリアの外形精度、及びキャリアの光半導体素子搭載面の電極パターン精度、及びキャリア外形からのパターン位置精度が悪いという問題点があり、搭載するシリコン基板の段差の形成精度も加わり、より高速動作が可能な受光径の小さい（例えば50μm以下）受光素子を用いた場合、位置精度が十分に得られないために、十分な光結合の実現が困難であるという問題点があった。

【0009】また、図11に示すような発光素子の実装構造では、近年盛んに開発されているVCSELと呼ばれる面発光型の発光素子の実装には用いることができず、また図のようにキャリアに実装することで光ファイバに光を伝播する構造とすることは、前述と同様の理由にて十分な光結合特性を得ることができない。

【0010】そこで本発明は、上記従来の問題に鑑み提案されたものであり、特に面発光型及び面受光型の光半

導体素子の実装に適した、量産性及び高周波特性に優れた、小型で高精度実装が可能な光半導体素子キャリア及びその実装構造を提供することを目的とする。

【0011】

【課題を解決するための手段】上記目的を達成するために、本発明の光素子キャリアは、単結晶シリコンから成る基台上に光半導体素子を配設するものであって、前記基台は、光半導体素子の配設面及びその背面を貫通する異方性エッチングで形成した貫通孔と、該貫通孔内に配設されるレンズとを備えていることを特徴とする。

【0012】また、前記貫通孔の内壁面がミラー指数で{111}面であること、また、前記貫通孔における前記光半導体素子の配設面側の開口面積が、その背面側の開口面積より小さいこと、また、前記光半導体素子の配設面及びその背面が共に{100}面であること、また、前記光半導体素子の配設面が{100}面、且つその背面が{110}面で形成されていることを特徴とする。さらに、この場合において、前記背面側の貫通孔内に光学素子が配設されていることを特徴とする。

【0013】さらに、上記光素子キャリアの配設面は{111}面から成る傾斜面を含むとともに、該傾斜面に前記光半導体素子に接続される配線が形成されていることを特徴とする。

【0014】また、本発明の光半導体素子キャリアの実装構造は、段差傾斜面を有する基板上に、請求項6に記載の光半導体素子キャリアを配設するようにした光半導体素子キャリアの実装構造であって、前記基板の段差傾斜面に形成された配線と、前記光半導体素子キャリアの配設面に形成された配線とを接続させたことを特徴とする。

【0015】

【発明の実施の形態】以下に、本発明に係る光半導体素子キャリア及びその実装構造の実施の形態について図面に基づき詳細に説明する。

【0016】図1(a)～(e)に示すように、光半導体素子キャリアのキャリアは、光半導体素子配設面A1とその背面A2との間に、異方性エッチングで高精度に形成した貫通孔11をもつ単結晶シリコンからなる基台と、その貫通孔11に配設された球状のレンズ12と、光半導体素子配設面A1とその隣り合う面A3にかけて形成される光半導体素子接続用の電極パターン13、14から成る。図2(a)、(b)に図1のキャリアに光半導体素子21を実装した光素子キャリアM1を示す。

【0017】光半導体素子21は電極パッドに発光面または受光面を下にして貫通孔11を塞ぐ形で実装する。その際、貫通孔11は極めて明瞭なマーカーとして機能し、この貫通孔11を基準としてサブミクロンオーダーで光半導体素子21を実装できる。その接続にはAuSn等のはんだ等が選択できる。また、光半導体素子21の背面に形成する電極にはワイヤーボンディング22に

よりキャリア上の電極パターンに接続される。

【0018】図3に光半導体素子キャリアの実装構造(光モジュール)を示す。光半導体素子キャリアM1は、半導体素子31等が搭載されるサブ基板32の段差部32a上に実装される。その後、光ファイバ等の光導波体33を最適位置に配するように調整することにより、光結合特性に優れた光モジュールとすることができ

る。【0019】また、光半導体素子キャリアM1の貫通孔11をA1面よりA2面の開口面積が広い構造とすることにより、キャリアへの配設を目的にA2面側から挿入したレンズ12を、光半導体素子キャリアの内部に埋め込む構造とすることが可能となり、キャリア外形が通常のキャリアと同じになり、キャリアへの光半導体素子実装時などの時の取扱いを簡便にすることができる。

【0020】光半導体素子キャリアM1の貫通孔11は、単結晶シリコンの異方性エッチングを用い形成した{111}面で形成することにより、きわめて優れた精度を有することが可能となる。その精度はレンズ12と光半導体素子搭載面A1との距離の精度に反映される。

【0021】また、光半導体素子配設面A1に光実装素子21を実装する際には、貫通孔11の光半導体素子配設面A1側に存在する開口部を、実装時の位置合わせマーカーとして利用することが可能であるため、開口部に対して光半導体素子21をサブミクロンオーダーで実装することが可能となる。その精度はレンズ12との位置精度に反映される。

【0022】従って、この光半導体素子キャリアM1に光半導体素子21を搭載する事によりレンズ13と光半導体素子21の距離及び位置をきわめて精度よく実装することが可能となり、光半導体素子21として高速動作可能な受光径の小さい面受光型の受光素子を用いた場合、レンズ13を用いた光学系により十分な結合特性を得ることができる。また、光半導体素子21として面発光型の発光素子を用いた場合も、同様の精度をもつ発光素子実装構造とすることが可能となり、良好な光結合特性を得られるという利点がある。

【0023】また図4に示すように、光半導体素子キャリアM1を{100}面を主面にもつシリコン基板41を用い作製することで、A1面とA2面を{100}面とし、A2面にパターンニングを施し、アルカリ水溶液を用いた単結晶シリコンの異方性エッチングにより、A1面にまで到達する{111}から成り、A2面側の開口の広い断面V字状の貫通孔42を形成することができ

る。【0024】貫通孔42の傾斜角 θ は結晶方位により正確に決定されており、角度 54.74° を持つ極めて精度のよい貫通孔を作製することができる。レンズ44と光半導体素子との距離Dは、シリコン基板41の厚みTと、搭載するレンズ径Rにより、A2面の開口幅Wを以

下の数式に従うことで設計することが可能となる。

$$\text{【0025】 } W = 2 (T - D + R ((1 / \cos \theta) - 1)) / \tan \theta \quad (\theta = 54.74^\circ)$$

また図5に示すように、光半導体素子キャリアM2（簡単のため、光半導体素子の図示を省略してある）を、

{100}面と{110}面を主面にもつ2種類のシリコン基板51、52を貼り合せた基板を用いて作製する。これにより、A1面に{100}面、A2面を{110}面とすることで、A2面にパターンニングを施し、アルカリの異方性エッチングを施し、A1面にまで到達する{111}面から成る貫通孔53を形成することができる。

【0026】この際、貫通孔53は、A2面から{110}面を有する基板52では、A1に向けて垂直にエッチング加工することができ、{100}面を有するシリコン基板51では、断面V溝状に開口が狭くなりA1面に到達する形状となる。この貫通孔53はシリコンの異方性エッチングにより形成されているので、極めて精度よく作製することができる。

【0027】図6に示すように、レンズ54と光半導体素子との距離Dは、{100}面を有するシリコン領域の厚みT1と、搭載するレンズ径Rにより、A2面の開口幅Wを前述と同様の以下の数式に従うことで設計することが可能となる。 $W = 2 (T1 - D + R ((1 / \cos \theta) - 1)) / \tan \theta \quad (\theta = 54.74^\circ)$ このような構造とすることにより、A2側の開口幅Wを最少でレンズ径Rにまで小さくすることが可能なり、キャリアの強度をより強くすることが可能となる。

【0028】さらに図7に示すように、{110}面を有するシリコン領域の厚みT2を適当に設定することにより、A2面側に光アイソレータ71などの別の光学素子を同じ光半導体キャリアに実装する構造をも取ることが可能となる。

【0029】また、光半導体素子キャリアのA1面側の立設する際の下面側に{111}面から成る傾斜面A4を形成することでこの光半導体素子キャリアの実装を簡便にすることができ、かつキャリアを安価に製造することが可能となる。

【0030】図8、9に示すように、光半導体素子キャリアM3のA1面には光半導体素子91に接続される電極パターン81、82、83が形成されるが、この配線をA1面に単結晶シリコンの異方性エッチングで形成された{111}面の傾斜面A4にも形成することで、この段差面に相対する形状を有した段差斜面92を有した基板93上に重ね合わせることで、基板上の段差斜面92に形成されている図示されない電極配線との接続させることができ、光半導体素子91のキャリアの実装時にワイヤーボンディング工程が不要となり、アセンブル工程における簡便化が可能となる。なお、パターン84は光半導体素子91をA1面に対して傾かないように

高さ調整するためのパターンである。

【0031】また、このような傾斜面A4への電極パターンの形成は、キャリア製造工程において同一ウエハ上での形成が可能となるため、従来の直方体の形状に比べ、製造工程が極めて簡便となり、光半導体素子搭載キャリアの安価な製造が可能となる。

【0032】また、光半導体素子搭載キャリアの実装方法を上述のような構成とすることで、光半導体素子とそれを駆動するICやアンプなどの半導体素子95との距離を極めて短くすることが可能となるので、信号の伝播による損失を抑える事が可能となる。ひいては、より高速な光モジュールの提供が可能となるという利点を有する。

【0033】なお、本実施形態では、光モジュールとして送信用光モジュール及び受信信用光モジュールを例にとり説明したが、送受信信用光モジュールや双方向光モジュールにも適用が可能であることはもちろんであり、本発明の要旨を逸脱しない範囲で適宜変更し実施が可能である。

【0034】

【発明の効果】以上説明したように、本発明の請求項1、2の光半導体素子キャリアによれば、単結晶シリコンから成る基台は、光半導体素子の配設面及びその背面を貫通する貫通孔が{111}面で構成され、レンズが配設されているので、面発光型の発光素子や受光径の小さな高速用の受光素子を用いても結合特性が優れる。

【0035】また、レンズを基台の内側に配設する構造とすることができ、光半導体素子キャリアとしての取り扱いを簡便にできる。

【0036】また、本発明の請求項3～6の光半導体素子キャリアにおいては、光半導体素子とレンズや光学素子との位置関係が極めて精度の良好な実装とすることができる。特に、請求項4の光半導体素子キャリアにおいては、さらに強度の強いキャリアとすることが可能となる。請求項6の光半導体素子キャリアにあっては別の光学素子をも配設することで、内蔵可能とすることができ

【0037】請求項7の光半導体素子キャリアにおいては、ワイヤーボンディング工程などのアセンブリ工程を削減することが可能となり、他の光学基板上への実装を容易にし、かつその作製方法を簡便なものとする事が可能となるため、より安価な光半導体素子キャリアの提供が可能となる。

【0038】さらに本発明の請求項8の光半導体素子キャリアの実装構造によれば、アセンブリ工程を削減し、高周波特性に優れた光モジュールの提供が可能となる。

【図面の簡単な説明】

【図1】本発明に係る光半導体素子キャリアの実施形態を模式的に説明するための図であり、(a)及び(b)は斜視図、(c)及び(e)は平面図、(d)は断面図

である。

【図2】本発明に係る光半導体素子キャリアの実装形態を模式的に説明するための図であり、(a)は斜視図、(b)は断面図である。

【図3】本発明に係る光半導体素子キャリアの実装構造を説明する斜視図である。

【図4】本発明に係る光半導体素子キャリアの実装形態を模式的に説明するための断面図である。

【図5】本発明に係る他の光半導体素子キャリアの実装形態を模式的に説明するための図であり、(a)及び (b)は斜視図、(c)及び(e)は平面図、(d)は断面図である。

【図6】本発明に係る光半導体素子キャリアの実装形態を模式的に説明するための端面図である。

【図7】本発明に係る他の光半導体素子キャリアの実装形態を模式的に説明するための断面図である。

【図8】本発明に係る他の光半導体素子キャリアの実装形態を模式的に説明するための図であり、(a)及び (b)は斜視図、(c)及び(e)は平面図、(d)は断面図である。

【図9】本発明に係る光半導体素子キャリアの実装形態を模式的に説明するための図であり、(a)は斜視図、(b)は断面図である。

【図10】従来の光モジュールの実装形態を示す図であり、(a)は斜視図、(b)は断面図である。

【図11】従来の光モジュールの実装形態を示す図であり、(a)は斜視図、(b)は断面図である。

【符号の説明】

*

* M1、M2、M3：光半導体素子キャリア

A1、A2、A3、A4：光半導体素子キャリアの側面

面

10：基台

11、42、53：貫通孔

12、115：レンズ

13、14、82、83、84：電極配線

21：光半導体素子

22：ワイヤーボンディング

31、91、95：半導体素子

32、93、103、113：サブ基板

33、106：光導波体

41、51：シリコン{100}基板

52：シリコン{110}基板

71：光アイソレータ

92：段差斜面

101：光半導体素子キャリア

102、112：面受光素子

104：段差面

105、114：V溝

111：端面発光素子

116：モニター光

T、T1、T2：シリコン基板厚み

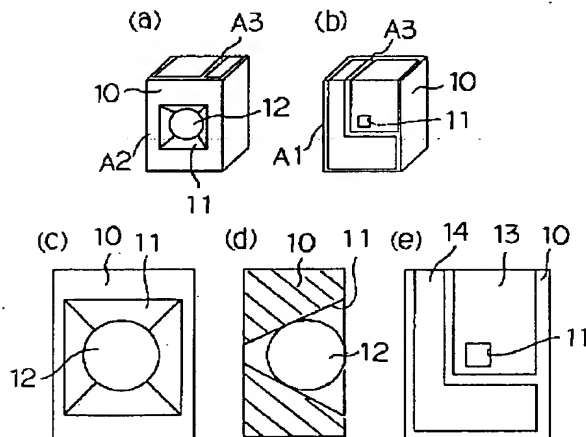
D：A1面とレンズまでの距離

R：ボールレンズの径

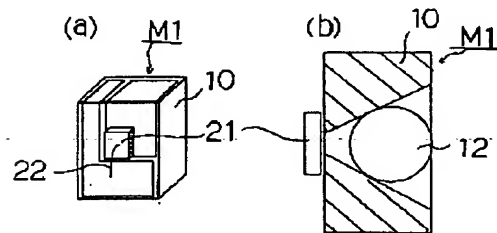
W：A2面の貫通孔の開口幅

θ ：{111}面のA1との角度

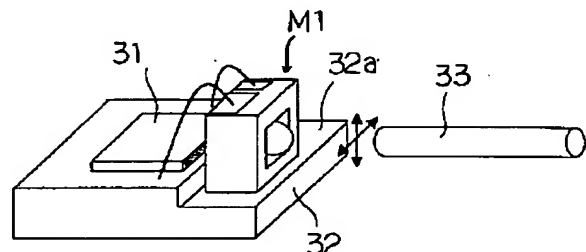
【図1】



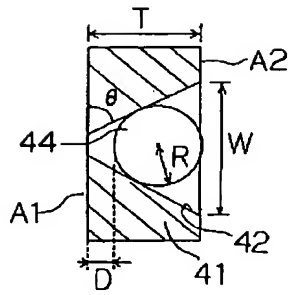
【図2】



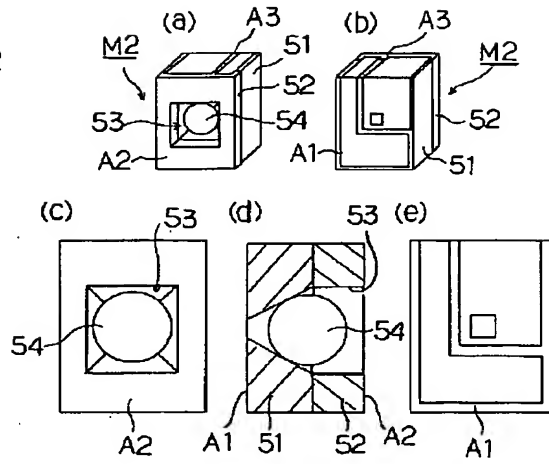
【図3】



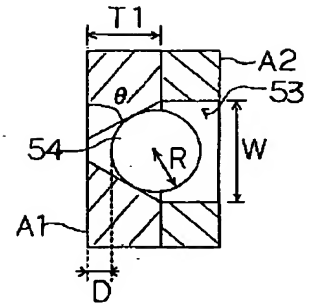
【図4】



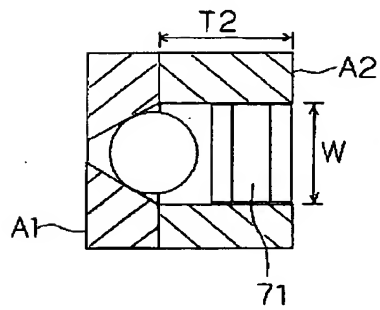
【図5】



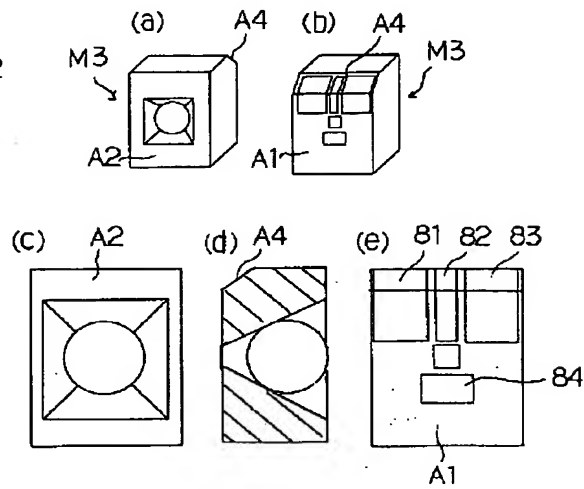
【図6】



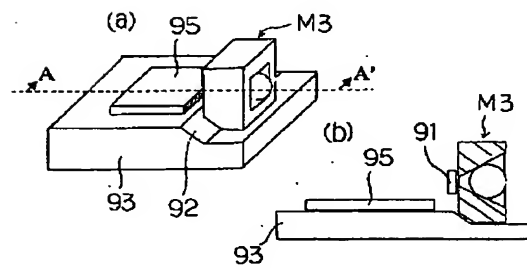
【図7】



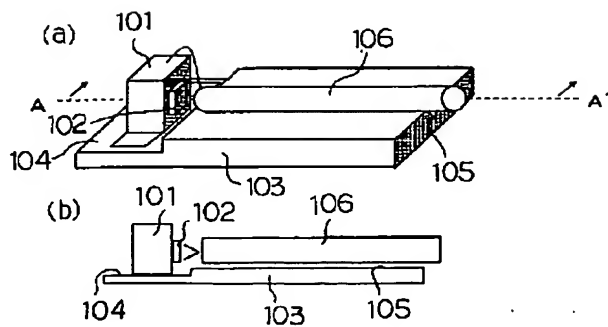
【図8】



【図9】



【図10】



【図11】

